

## PATENT ABSTRACTS OF JAPAN

NEC-5091 ②

(11)Publication number : 10-221715

(43)Date of publication of application : 21.08.1998

(51)Int.Cl.

G02F 1/136  
G02F 1/1337  
H01L 29/786

(21)Application number : 09-026291

(71)Applicant : SHARP CORP

(22)Date of filing : 10.02.1997

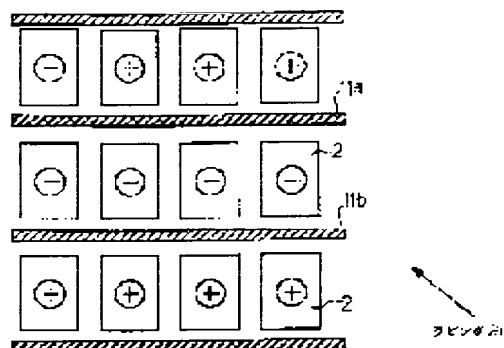
(72)Inventor : HIRAISHI YOICHI  
SHINODA YUJI

## (54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS DRIVING METHOD

## (57)Abstract:

PROBLEM TO BE SOLVED: To reduce the influence of respective wires and adjacent pixel electrodes and to improve the display quality by providing a control electrode between pixel electrodes in the same layer.

SOLUTION: The pixel electrodes 2 are driven by a 1H(one horizontal scanning period) inversion driving method which inverts the polarity in every 1H. Thus, adjacent pixel electrodes (vertical) are opposite in polarity, so a reverse tilt is easily generated at vertical end parts of each pixel electrode 2, specially, in the tilt direction of liquid crystal molecules, i.e., in a rubbing direction with an electric field produced laterally between upper and lower pixel electrodes 2. For the purpose, this liquid crystal display device applies a control electrode 11 with a signal having the same polarity with the pixel electrodes on the tilt-directional side of liquid crystal molecules of the control electrode 11. For example, when the top pixel electrode 2 is applied with a plus signal of approximately 0 to 5V, a plus signal of approximately 2.5V is applied to the control electrode 11a below it.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-221715

(43)公開日 平成10年(1998) 8月21日

(51)Int.Cl.<sup>6</sup>  
 G 0 2 F 1/136 5 0 0  
 1/1337 5 0 0  
 H 0 1 L 29/786

F I  
 G 0 2 F 1/136 5 0 0  
 1/1337 5 0 0  
 H 0 1 L 29/78 6 1 2 B  
 6 1 4

審査請求 未請求 請求項の数6 O L (全 11 頁)

(21)出願番号 特願平9-26291

(22)出願日 平成9年(1997) 2月10日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 平石 洋一

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72)発明者 篠田 雄司

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

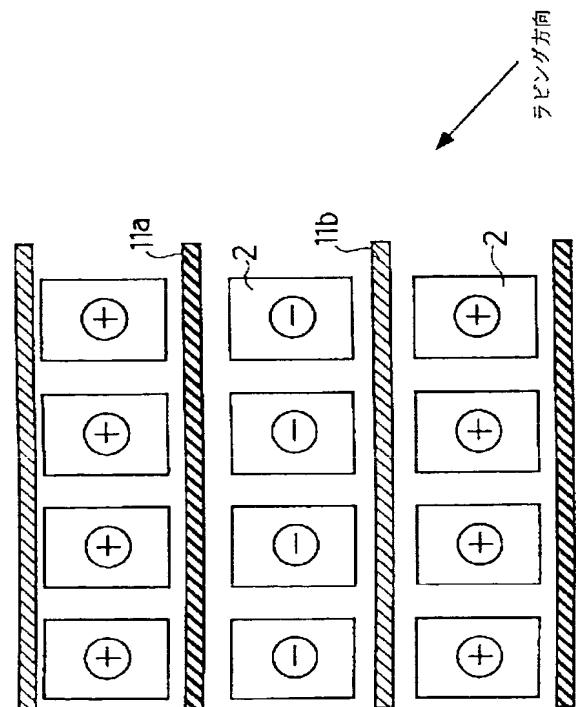
(74)代理人 弁理士 梅田 勝

(54)【発明の名称】 液晶表示装置及びその駆動方法

(57)【要約】

【課題】 各配線と画素電極とを層間絶縁膜を介して重ね合わせて高開口率化を図った液晶表示装置であつても、リバースチルトを防止し、表示品位を向上させることができる液晶表示装置及びその駆動方法を提供する。

【解決手段】 画素電極2と同一層の隣接する画素電極2間に制御電極11を形成し、制御電極11に印加する信号の極性を、制御電極11の液晶分子のチルト方向側（ラビング方向側）にある画素電極2に印加する信号の極性と同極性にするにより、リバースチルトを防止する。



## 【特許請求の範囲】

【請求項1】 ゲート配線とソース配線との交差部近傍にスイッチング素子が設けられ、前記ゲート配線及び前記ソース配線と画素電極とが層間絶縁膜を介して重ね合わされる液晶表示装置において、前記画素電極と同一層の前記画素電極間に、制御電極が設けられていることを特徴とする液晶表示装置。

【請求項2】 前記制御電極が前記ゲート配線と平行に設けられていることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 ゲート配線とソース配線との交差部近傍にスイッチング素子が設けられ、前記スイッチング素子によって制御される画素電極間に制御電極が設けられる液晶表示装置の駆動方法において、前記制御電極に、前記制御電極の液晶分子のチルト方向側に設けられている前記画素電極に印加される信号の極性と同極性の信号が印加されることを特徴とする液晶表示装置の駆動方法。

【請求項4】 前記画素電極に印加される信号の極性が1水平走査期間毎に反転され、前記制御電極に印加される信号の極性は、前記画素電極に印加される信号の極性の反転に合わせて反転されることを特徴とする請求項3記載の液晶表示装置の駆動方法。

【請求項5】 前記画素電極に印加される信号の極性がソース配線毎に反転され、前記制御電極に印加される信号の極性は、前記画素電極に印加される信号の極性の反転に合わせて反転されることを特徴とする請求項3記載の液晶表示装置の駆動方法。

【請求項6】 前記画素電極に印加される信号の極性が、1水平走査期間毎に反転されるとともにソース配線毎にも反転され、前記制御電極に印加される信号の極性は、前記画素電極に印加される信号の極性の反転に合わせて反転されることを特徴とする請求項3記載の液晶表示装置の駆動方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、例えばコンピュータまたはテレビジョン装置等のディスプレイに利用される液晶表示装置及びその駆動方法に関するもので、特に薄膜トランジスタ（以下、TFTと表記する）等のスイッチング素子を備えた液晶表示装置及びその駆動方法に関するものである。

## 【0002】

【従来の技術】従来の液晶表示装置を構成するアクティブマトリクス基板を図11に示す。図11は従来のアクティブマトリクス基板の主要部を示す平面図である。

【0003】図11に示すように、アクティブマトリクス基板には、複数の画素電極51がマトリクス状に設けられており、これらの画素電極51の周辺を通り、互いに直交するように、複数のゲート配線52とソース配線53とが設けられている。そして、ゲート配線52

とソース配線53との交差部近傍には、画素電極51に接続されたスイッチング素子としてのTFT54が設けられている。

【0004】このTFT54のゲート電極にはゲート配線52が接続され、ゲート電極に入力される信号によってTFT54が駆動制御される。また、TFT54のソース電極にはソース配線53が接続され、TFT54のソース電極にデータ信号が入力される。そして、図示しない対向電極を備えた対向基板との間に液晶を挟持し、印加する電圧によって液晶の透過率を変化させて表示を行う。

【0005】また、画素電極51と付加容量用配線55とが、図示しないゲート絶縁膜を間に介して付加容量を形成している。そして、画素電極51の周囲を覆うように遮光膜56が形成され、各配線と画素電極51との間の隙間から光り漏れが生じてコントラストが低下することを防止している。

【0006】このような従来の液晶表示装置では、画素電極51の周辺部分で対向電極との間に生じる垂直方向の電界の他に、ゲート配線52、ソース配線53及び隣接する画素電極51との間に生じる横方向の電界も加わり、液晶分子の動きに影響を与える所謂リバースチルトが発生し、ノーマリーホワイトモードでは輝線が生じ、ノーマリーブラックモードでは黒線が生じて表示品位を著しく劣化させる。

【0007】前述した問題点を解決するために、特開平8-146386号公報で提案された液晶表示装置の断面図を図12に示す。図12は従来の液晶表示装置の断面を示す説明図である。

【0008】図12に示すように、画素電極51の周辺部分に制御電極57を配置し、対向電極58との間でノーマリーホワイトモードにおいて黒表示するように信号を印加し、液晶分子を立たせてリバースチルトを防止する方法が提案されている。尚、制御電極57を用いて黒表示する部分は、遮光膜56で遮光されるため、表示品位の低下は起こらない。

## 【0009】

【発明が解決しようとする課題】しかしながら、前述した方法は、各配線と画素電極との間に生じる横方向の電界の影響によるリバースチルトの防止には効果があるが、各配線と画素電極とを層間絶縁膜を介して重ね合わせて高開口率化を図った液晶表示装置等のように、隣接する画素電極間の距離が短く、隣接する画素電極からの電界の影響が大きい液晶表示装置では効果が不十分である。

【0010】これは、通常の液晶表示装置では、各配線と画素電極との間に生じる横方向の電界、特にゲート配線との間に生じる電界によって生じるリバースチルトは、ゲート配線の信号の電界が非常に高いため、ゲート配線よりも画素電極の近くに制御電極を設けることによ

って電界を弱め、リバースチルトを発生しにくくすることができる。

【0011】しかし、各配線と画素電極とを層間絶縁膜を介して重ね合わせて高開口率化を図った液晶表示装置等のように、隣接する画素電極間の距離が短く、隣接する画素電極からの電界の影響が大きい液晶表示装置では、制御電極を設けても隣接する画素電極からの電界の影響を受け、リバースチルトが発生してしまう。

【0012】尚、各配線と画素電極とを層間絶縁膜を介して重ね合わせて高開口率化を図った液晶表示装置では、各配線と画素電極とを大きく重ね合わせて、リバースチルトを隠すという方法も考えられるが、各配線と画素電極間との寄生容量が大きくなり、その影響で表示品位が低下するという問題点がある。

【0013】本発明は、以上のような従来の問題点を鑑みなされたものであって、各配線と画素電極とを層間絶縁膜を介して重ね合わせて高開口率化を図った液晶表示装置であっても、リバースチルトを防止し、表示品位を向上させることができる液晶表示装置及びその駆動方法を提供することを目的としている。

【0014】

【課題を解決するための手段】前述した目的を達成するために、本発明の請求項1記載の液晶表示装置は、ゲート配線とソース配線との交差部近傍にスイッチング素子が設けられ、前記ゲート配線及び前記ソース配線と画素電極とが層間絶縁膜を介して重ね合わされる液晶表示装置において、前記画素電極と同一層の前記画素電極間に、制御電極が設けられていることを特徴としている。

【0015】請求項2記載の液晶表示装置は、請求項1記載の液晶表示装置において、前記制御電極が前記ゲート配線と平行に設けられていることを特徴としている。

【0016】請求項3記載の液晶表示装置の駆動方法は、ゲート配線とソース配線との交差部近傍にスイッチング素子が設けられ、前記スイッチング素子によって制御される画素電極間に制御電極が設けられる液晶表示装置の駆動方法において、前記制御電極に、前記制御電極の液晶分子のチルト方向側に設けられている前記画素電極に印加される信号の極性と同一極性の信号が印加されることを特徴としている。

【0017】請求項4記載の液晶表示装置の駆動方法は、請求項3記載の液晶表示装置の駆動方法において、前記画素電極に印加される信号の極性が1水平走査期間毎に反転され、前記制御電極に印加される信号の極性は、前記画素電極に印加される信号の極性の反転に合わせて反転されることを特徴としている。

【0018】請求項5記載の液晶表示装置の駆動方法は、請求項3記載の液晶表示装置の駆動方法において、前記画素電極に印加される信号の極性がソース配線毎に反転され、前記制御電極に印加される信号の極性は、前記画素電極に印加される信号の極性の反転に合わせて反

転されることを特徴としている。

【0019】請求項6記載の液晶表示装置の駆動方法は、請求項3記載の液晶表示装置の駆動方法において、前記画素電極に印加される信号の極性が、1水平走査期間毎に反転されるとともにソース配線毎にも反転され、前記制御電極に印加される信号の極性は、前記画素電極に印加される信号の極性の反転に合わせて反転されることを特徴としている。

【0020】本発明の液晶表示装置によれば、ゲート配線及びソース配線と画素電極とが層間絶縁膜を介して重ね合わされる液晶表示装置において、画素電極と同一層の画素電極間に制御電極が設けられていることにより、画素電極と各配線との間及び隣接する画素電極間の横方向の電界よりも画素電極と制御電極との間の横方向の電界の方が強くなり、各配線及び隣接する画素電極の影響を小さくすることができる。

【0021】また、制御電極がゲート配線と平行に設けられていることにより、一般にゲート配線は低抵抗化のために幅広に形成されているため、画素電極と制御電極との間のリークを減少させることができる。

【0022】本発明の液晶表示装置の駆動方法によれば、スイッチング素子によって制御される画素電極間に制御電極が設けられる液晶表示装置の駆動方法において、制御電極に、制御電極の液晶分子のチルト方向側に設けられている画素電極に印加される信号の極性と同一極性の信号が印加されることにより、リバースチルトは液晶分子のチルト方向、つまりラビング方向に沿って生じるため、リバースチルトを効果的に防止することができる。

【0023】また、画素電極に印加される信号の極性が1水平走査期間毎に反転され、制御電極に印加される信号の極性は、画素電極に印加される信号の極性の反転に合わせて反転されることにより、リバースチルトを防止しながら、画素電極とソース配線との間に生じる寄生容量による表示品位の低下を軽減することができる。

【0024】また、画素電極に印加される信号の極性がソース配線毎に反転され、制御電極に印加される信号の極性は、画素電極に印加される信号の極性の反転に合わせて反転されることにより、リバースチルトを防止しながら、画素電極とソース配線との間に生じる寄生容量による表示品位の低下を軽減することができる。

【0025】また、画素電極に印加される信号の極性が、1水平走査期間毎に反転されるとともにソース配線毎にも反転され、制御電極に印加される信号の極性は、画素電極に印加される信号の極性の反転に合わせて反転されることにより、リバースチルトを防止しながら、画素電極とソース配線との間に生じる寄生容量による表示品位の低下を軽減することができる。

【0026】

【発明の実施の形態】図1乃至図10を用いて、本発明

10

20

30

40

50

の実施の形態について説明する。

【0027】(実施の形態1) 図1は実施の形態1に係わる液晶表示装置のアクティブマトリクス基板の主要部を示す平面図、図2は実施の形態1に係わる液晶表示装置の図1におけるA-A線での断面図である。

【0028】図1及び図2に示すように、アクティブマトリクス基板は、ガラス等の絶縁性基板1上に、透過型の場合はITO等の透明導電膜で、反射型の場合はアルミ等の金属で、複数の画素電極2がマトリクス状にそれぞれ配置され、これら画素電極2とオーバーラップする

ように、アルミまたはタンタル等の複数のゲート配線3及びソース配線4が互いに直交差し、画素電極2の周辺を通るように設けられている。

【0029】そして、ゲート配線3とソース配線4との交差点近傍には、感光性アクリル樹脂等で形成された層間絶縁膜5に設けられたコンタクトホール6aを介して、画素電極2に接続されるスイッチング素子としてのTFT7が設けられている。TFT7のゲート電極にはゲート配線3が接続され、ゲート電極に入力される信号によってTFT7が駆動制御され、また、TFT7のソ

ース電極にはソース配線4が接続され、TFT7のソース電極にデータ信号が入力される。

【0030】さらに、画素電極2と付加容量用電極8とかコンタクトホール6bを介して接続され、ゲート絶縁膜9を間に介して付加容量用配線10との間で付加容量を形成している。

【0031】さらに、隣接する画素電極2(図1の上下方向)間で層間絶縁膜5のゲート配線3上部分に、制御電極11が設けられている。ここでは、画素電極2と同時に同一材料で形成する。また、このように制御電極11と画素電極2とを同一層に形成することにより、隣接する画素電極2間の横方向の電界を効果的に抑えることができる。

【0032】そして、対向電極12及びカラーフィルター13を備えた対向基板14と、アクティブマトリクス基板との表面に図示しない配向膜を設け、両基板間に液晶15を挟持する。

【0033】ここで用いた層間絶縁膜5を構成する感光性アクリル樹脂は、比誘電率が3.4~3.5と無機膜(チン化シリコンの比誘電率8)に比べて低く、またその透明度も高く、スピン塗布法等によって容易に3 $\mu$ mという厚い膜厚にすることができるので、ゲート配線3と画素電極2との間の容量及びソース配線4と画素電極2との間の容量を低くすることができ、ゲート配線3及びソース配線4と画素電極2との間の容量成分が表示に与えるクロストーク等の影響をより低減することができるため、良好で明るい表示を得ることができる。

【0034】さらに、感光性のアクリル樹脂を用いることにより、スピン塗布法等を用いて厚膜が形成できるので、数 $\mu$ mという厚い膜厚の薄膜を容易に形成でき、し

かも、パターンニングにフォトリソ工程も不要であるので、生産性の点で有利である。

【0035】ここで、層間絶縁膜5として用いた感光性アクリル樹脂は、塗布前に着色しているものであるが、パターンニング後に全面露光処理を施してより透明化することができる。このように、樹脂の透明化処理は、光学的に行うことができるだけでなく、化学的にも行うことが可能である。

【0036】このような層間絶縁膜5は、感光性アクリル樹脂以外にも、透過型の表示装置に用いる場合には、比誘電率が低く透明度の高いもの、具体的には可視光領域の透過率90%以上のものを用いることが好ましく、例えば、ポリアミドイミド、ポリアリレート、ポリエーテルイミド、エポキシまたは透明度の高いポリイミド(例えばヘキサフルオロプロピレンを含む酸二無水物とジアミンとの組合わせ)等を用いることができる。

【0037】このとき、人の視感度は青色領域(波長400~500nm)は若干劣るため、分光透過率が緑色または赤色といった人の目の視感度が高い部分で劣るようなものではなく、青色領域で若干劣るようなものを使用することが着色が目立たないため望ましい。

【0038】図3を用いて実施の形態1に係わる液晶表示装置に印加される信号の極性について説明する。図3は実施の形態1に係わる画素電極及び制御電極に印加される信号の極性を示す説明図である。

【0039】画素電極2は、1水平走査期間(以下、1Hと表記する)毎に極性が反転される1H反転駆動法で駆動されている。この方法は、フィールド反転駆動法に比べて、ソース配線と画素電極2との間の寄生容量が同じであっても、実際の液晶に印加される実行電圧への影響を1/5~1/10に低減することができる。この理由は、1H反転駆動法の場合には、1フィールドの間に、1フィールドの時間に対して十分に短い周期でデータ信号の極性が反転されるため、+極性の信号と-極性の信号とが表示に与える影響をキャンセルするためである。

【0040】このように、隣接する画素電極2(図3の上下方向)の極性が逆なため、図3の上下方向の画素電極2間の横方向に生じる電界により、各画素電極2の図3の上下方向の端の部分、特に液晶分子のチルト方向、つまりラビング方向にリバースチルトが生じやすい。

【0041】そのため、実施の形態1の液晶表示装置では、制御電極11に制御電極11の液晶分子のチルト方向側にある画素電極2と同極性の信号を印加する。つまり、図3のように、アクティブマトリクス基板側の配向膜のラビング方向が図3の右下から左上の方向の場合、例えば図3の一番上の部分の画素電極2に0~5V程度の正極性の信号が印加されているときには、その下の制御電極11aには、5V程度の正極性の信号が印加される。そして、図3の中央部分の画素電極2に-5

〜0 V程度の負極性の信号が印加され、その下の制御電極11bには−2.5 V程度の負極性の信号が印加される。

【0042】このような2つの信号は、例えばソース配線と同時に、ソース配線と並行に配線を2本以上形成して、その配線にコンタクトホールを介して信号を入力することで簡単に実現できる。

【0043】この駆動方法について、図4及び図5を用いてさらに説明する。図4は実施の形態1に係わる液晶表示装置の駆動方法の一例を示す説明図、図5は実施の形態1に係わる液晶表示装置の駆動方法の他の例を示す説明図である。

【0044】図4に示すように、1 H毎に1行目、2行目・・・n−1行目、n行目の走査信号が順番にオン・オフし、それに合わせて画素電極に信号が印加され、次の信号が印加されるまで、つまり1フィールド期間その信号が保持される。画素電極信号は奇数行と偶数行とで極性が反転されている。

【0045】例えば、図3のように、右下から左上の方向にラビングされている場合には、奇数行の画素電極2の下にある制御電極11aには、奇数行の画素電極2と同じ極性の信号である第1制御信号を印加し、偶数行の画素電極2の下にある制御電極11bには、偶数行の画素電極2と同じ極性の信号である第2制御信号を印加する。このように駆動することにより、リバースチルトを効果的に抑制することができる。

【0046】また、他の例として、図5に示すように、制御信号を例えばVGAであれば1〜240行と241〜480行との上下半分に分割して信号を印加する、つまり、1〜240行の奇数行の制御電極には第1制御信号を印加し、1〜240行の偶数行の制御電極には第2制御信号を印加する。また、241〜480行の奇数行の制御電極には第3制御信号を印加し、241〜480行の偶数行の制御電極には第4制御信号を印加する。

【0047】第1制御信号と第2制御信号とは、1行目の走査信号に合わせて、つまり1フィールドの最初の信号に合わせて極性が反転され、1フィールド期間はその信号が印加されたまま保持される。第3制御信号と第4制御信号とは、241行目、つまり下半分の走査信号に合わせて極性が反転され、次の1フィールド期間の241行目の信号に合わせて再び極性が反転される。

【0048】このように、分割して制御信号を印加することにより、1行目から順番に駆動されているので、一括して制御信号を変えようとしても画素電極の実際の極性に合わせることができ、さらにリバースチルトを防止することができる。

【0049】このように、液晶分子のチルト方向、つまりラビング方向に合わせて制御電極の信号を印加することにより、効果的にリバースチルトを防止することができる。

【0050】尚、ここでは制御電極に印加する信号として、1フィールド期間毎に一括して変化させる方式と上下2分割に分けて印加する方式との2通りしか説明しなかったが、3分割以上でもかまわない。

【0051】また、制御電極に印加する信号は、スイッチング素子を用いて画素電極と同時に1本毎に変化させ、画素電極と同じように1フィールド期間その信号を保持するようにしても良い。このように、分割して変化させれば一層画素電極の極性に合わせた制御ができるようになる。

【0052】また、制御信号として例に挙げた±2.5 Vのような固定信号だけでなく、その行の平均信号を印加してもかまわない。

【0053】（実施の形態2）図6は実施の形態2に係わる液晶表示装置のアクティブマトリクス基板の主要部を示す平面図、図7は実施の形態2に係わる液晶表示装置の図6におけるB-B線での断面図である。尚、実施の形態1と同様の部分の説明は簡略化する。

【0054】図6及び図7に示すように、アクティブマトリクス基板は、絶縁性基板1上に、複数の画素電極2がマトリクス状にそれぞれ配置され、これら画素電極2とオーバーラップするように、複数のゲート配線3及びソース配線4が互いに直交差し、画素電極2の周辺を通るように設けられている。

【0055】そして、ゲート配線3とソース配線4の交差部近傍には、層間絶縁膜5に設けられたコンタクトホール6aを介して、画素電極2に接続されるスイッチング素子としてのTFT7が設けられている。TFT7のゲート電極16にはゲート配線3が接続され、ゲート電極16に信号が入力される。一方、ソース配線4とソース電極17とが接続され、n+層18を介して半導体層19を通り、n+層18及びトレイン電極20を通じて、画素電極2にデータ信号が入力される。

【0056】さらに、画素電極2と付加容量用電極8とかコンタクトホール6bを介して接続され、ゲート絶縁膜9を間に介して付加容量用配線10との間で付加容量を形成している。

【0057】さらに、隣接する画素電極2（図6の左右方向）間で層間絶縁膜5のソース配線4上部分に、制御電極11が設けられている。ここでは、画素電極2と同時に同一材料で形成する。また、このように制御電極11と画素電極2とを同一層に形成することにより、隣接する画素電極2間の横方向の電界を効果的に抑えることができる。

【0058】そして、対向電極12及びカラーフィルター13を備えた対向基板14と、アクティブマトリクス基板との表面に図示しない配向膜を設け、両基板間に液晶15を挟持する。

【0059】図8を用いて実施の形態2に係わる液晶表示装置に印加される信号の極性について説明する。図8

は実施の形態2に係わる画素電極及び制御電極に印加される信号の極性を示す説明図である。

【0060】画素電極2は、ソース配線毎に極性が反転されるソースライン反転駆動法で駆動されている。この方法は、隣り合うソース配線同士に逆極性の信号を入力するため、ソース配線と画素電極2との重なりにできる寄生容量を図8の左右方向でキャンセルする。このため、同じ寄生容量でも表示に与える影響は少ない。

【0061】このように、隣接する画素電極2（図8の左右方向）の極性が逆なため、図8の左右方向の画素電極2間の横方向に生じる電界により、各画素電極2の図8の左右方向の端の部分、特に液晶分子のチルト方向、つまりラビング方向にリバースチルトが生じやすい。

【0062】そのため、実施の形態2の液晶表示装置では、制御電極11に、制御電極11の液晶分子のチルト方向側にある画素電極2と同極性の信号を印加する。つまり、図8のように、アクティブマトリクス基板側の配向膜のラビング方向が図8の右下から左上の方向の場合、例えば図8の一番左の部分の画素電極2に0～5V程度の正極性の信号が印加されているときには、その右の制御電極11aには2～5V程度の正極性の信号が印加される。そして、図8の左から2列目の画素電極2に-5～0V程度の負極性の信号が印加され、その右の制御電極11bには-2～5V程度の負極性の信号が印加される。

【0063】このような2つの信号は、例えばゲート配線と同時に、ゲート配線と並行に配線を2本以上形成して、その配線にコンタクトホールを介して信号を入力することで簡単に実現できる。

【0064】このように、実施の形態1と同様に、液晶分子のチルト方向、つまりラビング方向に合わせて制御電極の信号を印加することにより、効果的にリバースチルトを防止することができる。

【0065】また、実施の形態1と同様に、制御電極を上下2分割等複数のブロックに分けて駆動し、より実際の画素電極の信号に合わせた制御を行ってもかまわない。

【0066】（実施の形態3）図9は実施の形態3に係わる液晶表示装置のアクティブマトリクス基板の主要部を示す平面図である。尚、実施の形態1及び実施の形態2と同様の部分の説明は簡略化する。

【0067】図9に示すように、アクティブマトリクス基板は、絶縁性基板上に、複数の画素電極2がマトリクス状にそれぞれ配置され、これら画素電極2とセーパラップするように、複数のゲート配線3及びソース配線4が互いに直交差し、画素電極2の周辺を通るように設けられている。

【0068】そして、ゲート配線3とソース配線4の交差部近傍には、層間絶縁膜に設けられたコンタクトホール6aを介して、画素電極2に接続されるスイッチング

素子としてのTFT7が設けられている。

【0069】さらに、画素電極2と付加容量用電極8とがコンタクトホール6bを介して接続され、ゲート絶縁膜を間に介して付加容量用配線10との間で付加容量を形成している。

【0070】さらに、隣接する画素電極2（図9の上下左右方向）間で層間絶縁膜のゲート配線3及びソース配線4上部分に、制御電極11が設けられている。ある一つの画素電極2を用いて説明すれば、制御電極11は画素電極2の図9の上方向と左方向とを通るように設けられ、別の制御電極11は画素電極2の図9の右方向と下方向とを通るように設けられる。このように、一つの画素電極2の周囲を囲むように、制御電極11が設けられる。ここでは、画素電極2と同時に同一材料で形成する。また、このように制御電極11と画素電極2とを同一層に形成することにより、隣接する画素電極2間の横方向の電界を効果的に抑えることができる。

【0071】そして、対向電極及びカラーフィルターを備えた対向基板と、アクティブマトリクス基板との表面に図示しない配向膜を設け、両基板間に液晶を挟持する。

【0072】図10を用いて実施の形態3に係わる液晶表示装置に印加される信号の極性について説明する。図10は実施の形態3に係わる画素電極及び制御電極に印加される信号の極性を示す説明図である。

【0073】実施の形態3では、画素電極2の駆動方法として、隣接する画素電極2（図10の上下左右方向）の信号の極性が各々違うドット反転駆動方法を用いる。この駆動方法に合わせて、各々の画素電極2の極性に合わせて制御電極11を蛇行するように設ける。

【0074】画素電極2は、ソース配線毎、かつ1H毎に極性が反転されるドット反転駆動法で駆動されている。この駆動方法は、隣り合うソース配線同士に逆極性の信号を入力し、かつ1H毎に極性の反転を行うため、同じ寄生容量でも表示に与える影響を最も減らすことができる。

【0075】このように、隣接する画素電極2（図10の上下左右方向）の極性が逆なため、図10の上下左右方向の画素電極2間の横方向に生じる電界により、各画素電極2の図10の上下左右方向の端の部分、特に液晶分子のチルト方向、つまりラビング方向にリバースチルトが生じやすい。

【0076】そのため、実施の形態3の液晶表示装置では、制御電極11に、制御電極11の液晶分子のチルト方向側にある画素電極2と同極性の信号を印加する。つまり、図10のように、アクティブマトリクス基板側の配向膜のラビング方向が図10の右下から左上の方向の場合、例えば図10の左上部分の画素電極2に0～5V程度の正極性の信号が印加されているときには、その右下の制御電極11aには2～5V程度の正極性の信号が

10

20

30

40

50



印加される。そして、左上部分の右及び下の画素電極2に $-5 \sim 0$  V程度の負極性の信号が印加され、その右下の制御電極11には $-2 \sim 5$  V程度の負極性の信号が印加される。

【0077】このような2つの信号は、例えばゲート配線及びソース配線と同時に、ゲート配線及びソース配線と並行に配線を2本以上形成して、その配線にコンタクトホールを介して信号を入力することで簡単に実現できる。

【0078】このように、実施の形態1及び実施の形態2と同様に、液晶分子のチルト方向、つまりラビング方向に合わせて制御電極の信号を印加することにより、効果的にリバースチルトを防止することができる。

【0079】また、実施の形態1と同様に、制御電極を上下2分割等複数のブロックに分けて駆動し、より実際の画素電極の信号に合わせた制御を行ってもかまわない。

【0080】尚、ここではゲート配線及びソース配線上の両方に制御電極を設けたが、一般にゲート配線は低抵抗化のために配線幅が太く、ソース配線の方が配線幅が細く形成されている。そのため、ソース配線が非常に細く、制御電極がソース配線上に設けられない場合には、ゲート配線上のみに制御電極を形成してもかまわない。その場合は、ソース配線と画素電極との重ね合わせを若干大きくするとより表示品位が良くなる。

【0081】本発明の実施の形態においては、画素電極と制御電極とが同一層に形成されている場合について説明したが、本発明の液晶表示装置の駆動方法によれば、画素電極と制御電極とが別々の層に形成されている場合にも、同様の効果を得ることができる。

#### 【0082】

【発明の効果】以上の説明のように、本発明の液晶表示装置によれば、ゲート配線及びソース配線と画素電極とが層間絶縁膜を介して重ね合わされる液晶表示装置において、画素電極と同一層の画素電極間に制御電極が設けられていることにより、各配線及び隣接する画素電極の影響を小さくすることができ、表示品位を向上させることができる。

【0083】また、制御電極がゲート配線と平行に設けられていることにより、画素電極と制御電極との間のリークを減少させることができ、良品率を向上させることができる。

【0084】本発明の液晶表示装置の駆動方法によれば、スイーチング素子によって制御される画素電極間に制御電極が設けられる液晶表示装置の駆動方法において、制御電極に、制御電極の液晶分子のチルト方向側に設けられている画素電極に印加される信号の極性と同極性の信号が印加されることにより、リバースチルトを効果的に防止することができ、表示品位を向上させることができる。

【0085】また、画素電極に印加される信号の極性が1水平走査期間毎に反転され、制御電極に印加される信号の極性は、画素電極に印加される信号の極性の反転に合わせて反転されることにより、リバースチルトを防止しながら、画素電極とソース配線との間に生じる寄生容量による表示品位の低下を軽減することができる。

【0086】また、画素電極に印加される信号の極性がソース配線毎に反転され、制御電極に印加される信号の極性は、画素電極に印加される信号の極性の反転に合わせて反転されることにより、リバースチルトを防止しながら、画素電極とソース配線との間に生じる寄生容量による表示品位の低下を軽減することができる。

【0087】また、画素電極に印加される信号の極性が、1水平走査期間毎に反転されるとともにソース配線毎にも反転され、制御電極に印加される信号の極性は、画素電極に印加される信号の極性の反転に合わせて反転されることにより、リバースチルトを防止しながら、画素電極とソース配線との間に生じる寄生容量による表示品位の低下を軽減することができる。

#### 【図面の簡単な説明】

【図1】実施の形態1に係わる液晶表示装置のアクティブマトリクス基板の主要部を示す平面図である。

【図2】実施の形態1に係わる液晶表示装置の図1におけるA-A線での断面図である。

【図3】実施の形態1に係わる画素電極及び制御電極に印加される信号の極性を示す説明図である。

【図4】実施の形態1に係わる液晶表示装置の駆動方法の一例を示す説明図である。

【図5】実施の形態1に係わる液晶表示装置の駆動方法の他の例を示す説明図である。

【図6】実施の形態2に係わる液晶表示装置のアクティブマトリクス基板の主要部を示す平面図である。

【図7】実施の形態2に係わる液晶表示装置の図6におけるB-B線での断面図である。

【図8】実施の形態2に係わる画素電極及び制御電極に印加される信号の極性を示す説明図である。

【図9】実施の形態3に係わる液晶表示装置のアクティブマトリクス基板の主要部を示す平面図である。

【図10】実施の形態3に係わる画素電極及び制御電極に印加される信号の極性を示す説明図である。

【図11】従来のアクティブマトリクス基板の主要部を示す平面図である。

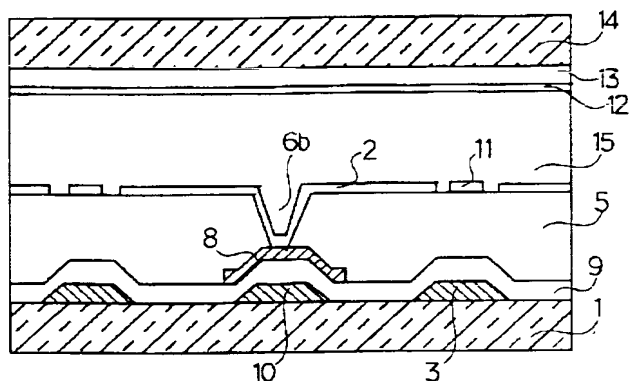
【図12】従来の液晶表示装置の断面を示す説明図である。

#### 【符号の説明】

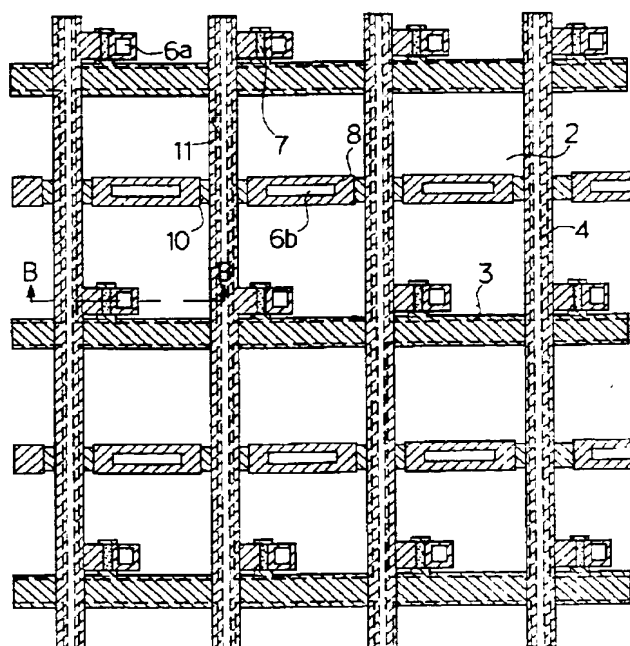
- 1 絶縁性基板
- 2 画素電極
- 3 ゲート配線
- 4 ソース配線
- 5 層間絶縁膜

- 1 7 ソース電極
- 1 8 n<sup>+</sup>層
- 1 9 半導体層
- 2 0 ドレイン電極
- 5 1 画素電極
- 5 2 ゲート配線
- 5 3 ソース配線
- 5 4 TFT
- 5 5 付加容量用配線
- 5 6 遮光膜
- 5 7 制御電極
- 5 8 対向電極

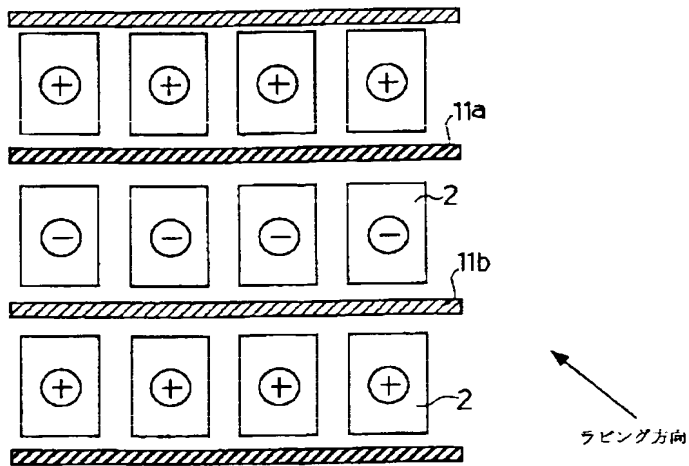
【図 2】



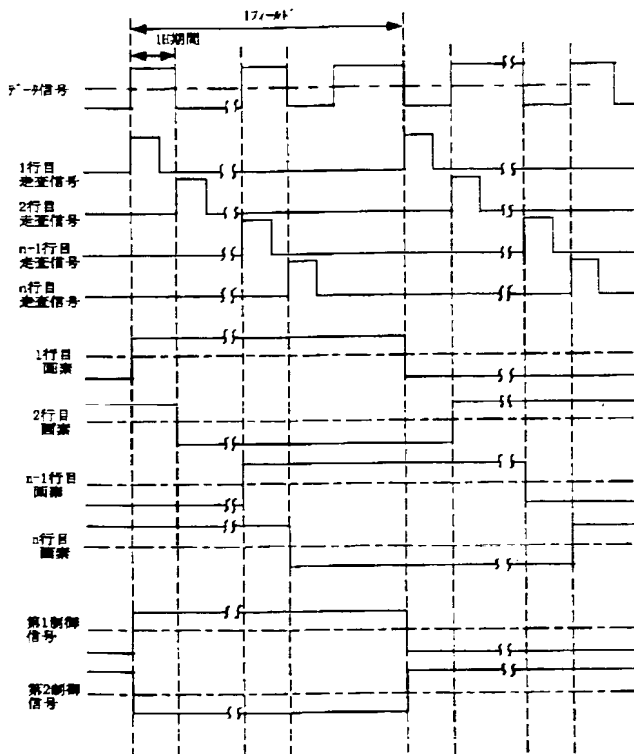
【图6】



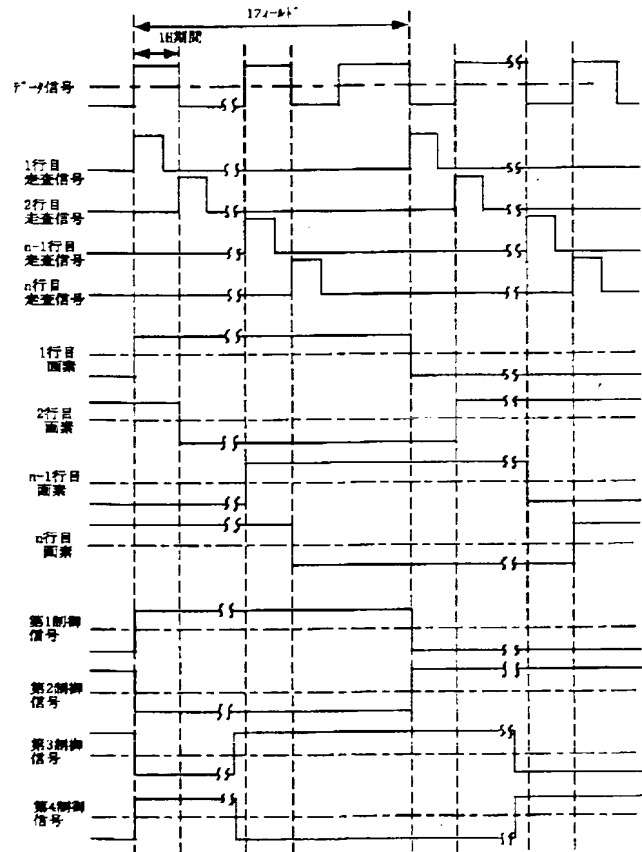
【図3】



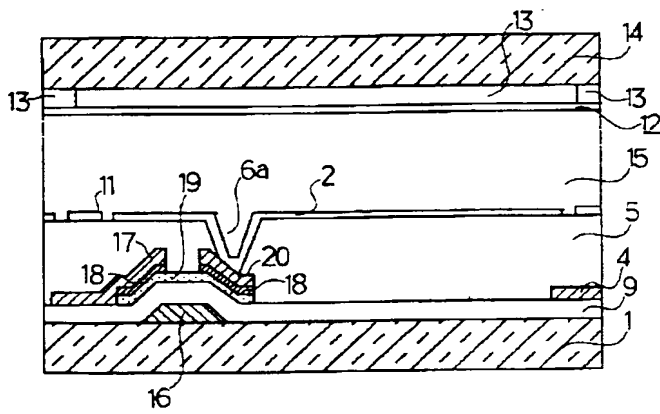
【図4】



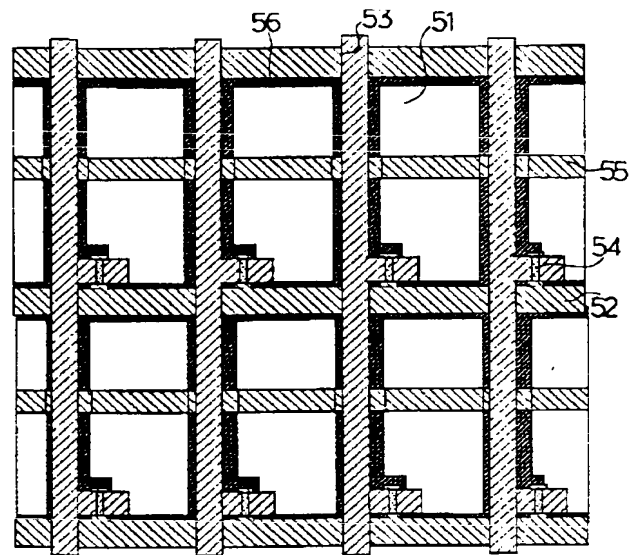
【図5】



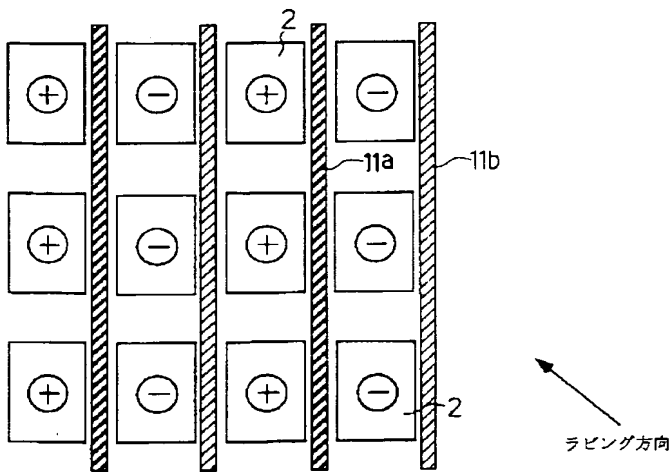
【図7】



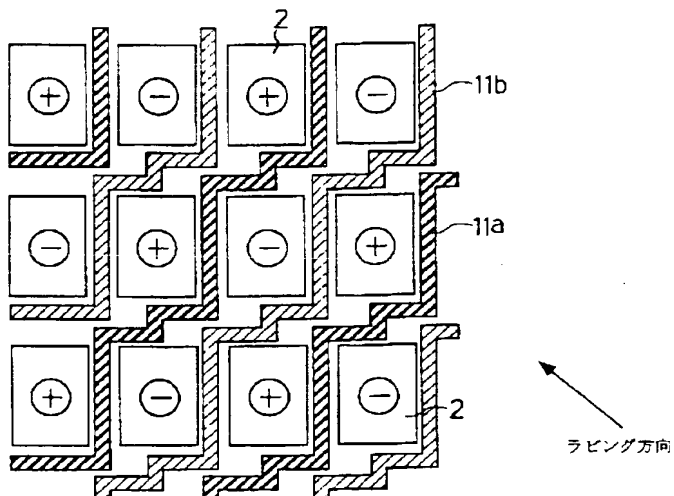
【図11】



【図8】



【図10】



【図9】

